

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



(19)

(11) Publication number: **2000286123 A**

Generated Document.

PATENT ABSTRACTS OF JAPAN(21) Application number: **11087345**(51) Intl. Cl.: **H01F 17/00 H01F 27/28**(22) Application date: **30.03.99**

(30) Priority:

(43) Date of application
publication: **13.10.00**(84) Designated contracting
states:(71) Applicant: **TOKIN CORP**(72) Inventor: **SATO HITOSHI**

(74) Representative:

**(54) LAMINATED TYPE
INDUCTANCE ELEMENT**

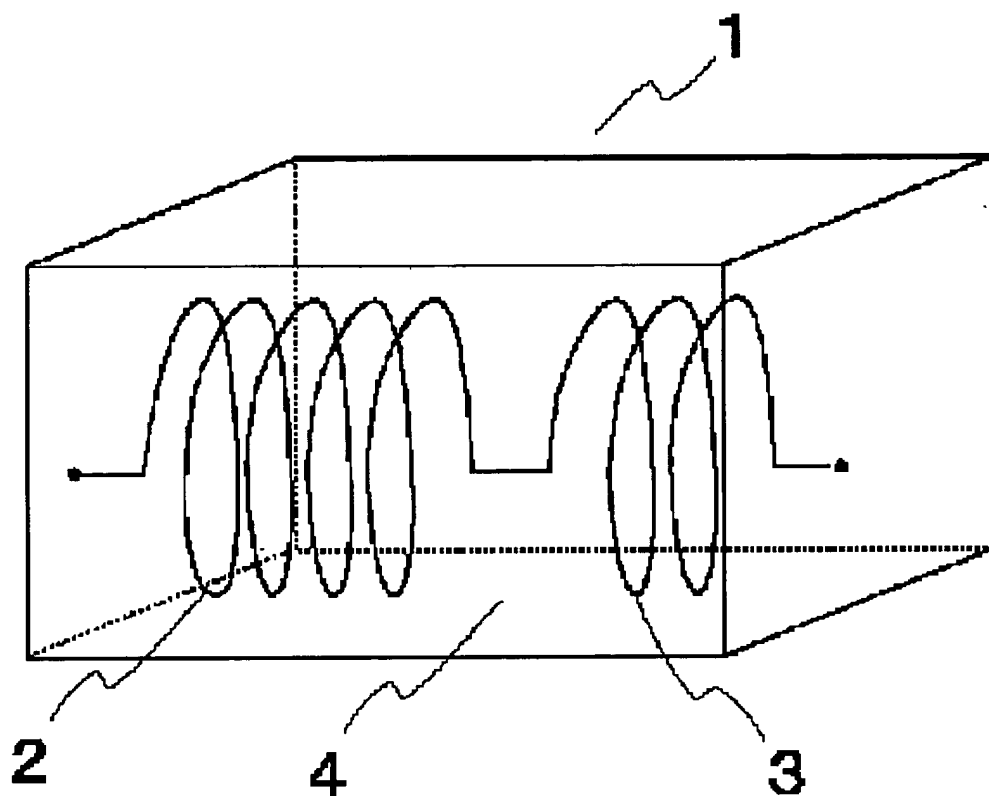
(57) Abstract:

PROBLEM TO BE SOLVED: To enable easy adjustment of an inductance value by providing a plurality of inside conductor coils connected in series which do not completely share magnetic flux and have proper magnetic path.

SOLUTION: An inductance L of a laminated type inductance element 1 can be expressed as $L = \mu_0 \mu' (Ae/l) \cdot N^2$ where μ_0 : vacuum permeability, μ' : real part of relative permeability, Ae : magnetic path sectional area, l : magnetic path length and N : number of turns. If the number of turns of an element increases, inductance increases as a quadratic function. Therefore, with high number of turns, fine adjustment of an inductance is difficult. However, since the inductances of coils 2, 3 connected in series are expressed by the sum of each thereof, fine adjustment of inductance is possible in a region of

high inductance by combining a coil of a small number of turns and a small inductance with a coil of large inductance and large number of turns. Thereby, inductance standard can be set finely.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-286123
(P2000-286123A)

(43) 公開日 平成12年10月13日 (2000. 10. 13)

(51) Int.Cl.⁷

識別記号

F I

ノート (参考)

H 0 1 F 17/00
27/28

H 0 1 F 17/00
27/28

A 5 E 0 4 3
K 5 E 0 7 0

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平11-87345

(22) 出願日 平成11年3月30日 (1999. 3. 30)

(71) 出願人 000134257

株式会社トーキン

宮城県仙台市太白区郡山6丁目7番1号

(72) 発明者 佐藤 斉

宮城県仙台市太白区郡山6丁目7番1号

株式会社トーキン内

Fターム (参考) 5E043 AA09 AB09 BA01

5E070 AA01 AB05 BA12 CB04 CB13

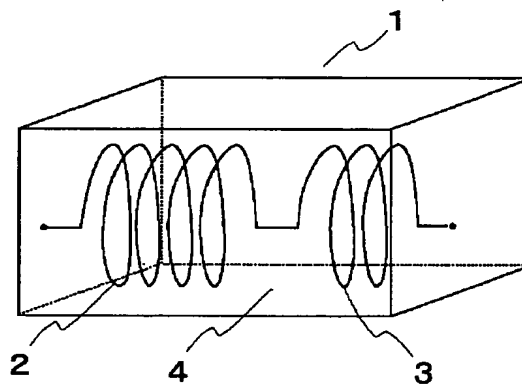
CB20 EA01 EB03

(54) 【発明の名称】 積層型インダクタンス素子

(57) 【要約】

【課題】 従来の欠点を解消し、インダクタンス値を調整して規格値に合致した積層型インダクタンス素子を得る。

【解決手段】 磁性体層と導電体層4を積層印刷し、同時焼成することにより、螺旋状のコイルを、前記磁性体層の中に設けた、表面実装用積層型インダクタンス素子において、磁束を完全には共有しない固有の磁路を持つ第1のコイル2、第2のコイル3が、直列に接続された積層型インダクタンス素子とする。



【特許請求の範囲】

【請求項1】 螺旋状のコイルを磁性体層の中に設けた表面実装用積層型インダクタンス素子において、磁束を完全には共有しない固有の磁路を持つ複数のコイルが、直列に接続されたことを有することを特徴とする積層型インダクタンス素子。

【請求項2】 螺旋状のコイルを非磁性セラミックス層の中に設けた表面実装用積層型インダクタンス素子において、磁束を完全には共有しない固有の磁路を持つ複数のコイルが、直列に接続されたことを有することを特徴とする積層型インダクタンス素子。

【請求項3】 前記積層型インダクタンス素子は、積層・焼成してなることを特徴とする請求項1または2に記載の積層型インダクタンス素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、各種電子機器等に使用される、表面実装用の積層型インダクタンス素子に関する。

【0002】

【従来の技術】電子機器の小型化・高周波化により、EMI対策が重要性を増している。一般に、インダクタンス素子では、目的とする周波数のノイズをインダクタンス特性によって遮断し、EMI対策としている。即ち、信号系に対して直列にインダクタンス素子を装着してノイズを遮断するというのが一般的に行われている。

【0003】また、パワーアンプ等のアクティブ素子の電源ライン系に対しても、直列にインダクタンス素子を装着して、アクティブ素子から信号周波数のノイズが電源ラインに漏洩することを抑制する等のEMI対策が行われている。

【0004】近年の電子部品の小型化の要求のため、イ *

$$L = \mu_0 \mu' \cdot (Ae/l) \cdot N^2$$

μ_0 ：真空の透磁率、 μ' ：比透磁率の実数部、 Ae ：磁路断面積、 l ：磁路長、 N ：ターン数

【0011】従って、高ターンになれば、ターン数増加によるインダクタンスの増加が大きくなり、素子のインダクタンスを微調整することは困難となる。

【0012】しかしながら、直列につながれたコイルのインダクタンスは、そのそれぞれの和で表されるため、高ターン数でインダクタンスの大きいコイルに、低ターン数でインダクタンスの小さいコイルを組み合わせることにより、高いインダクタンスの領域でもインダクタンスの微調整が可能になる。

【0013】即ち、本発明は、螺旋状のコイルを磁性体層の中に設けた、表面実装用積層型インダクタンス素子において、磁束を完全には共有しない固有の磁路を持つ複数のコイルが、直列に接続された積層型インダクタンス素子である。

【0014】また、本発明は、螺旋状のコイルを非磁性

* インダクタンス素子に代表される電子部品の主流は、積層型のものに移りつつある。プリント配線基板上等実装する形で使用される積層型インダクタンス素子は、通常、軟磁性フェライト粉末と結合剤からなる磁性体層、もしくは非磁性セラミックス粉末と結合剤からなる層と、導電性粉末と結合剤からなる導電体層とを、スクリーン印刷法を用いて交互に積層して、磁性体もしくは非磁性セラミックスの中に単一の導電体螺旋状コイルを設けた後、同時焼結することにより形成されている。

【0005】従来の積層型インダクタンス素子の例を図2に示す。磁性体層6の中に、1つの螺旋状のコイル5が形成されている。

【0006】

【発明が解決しようとする課題】しかしながら、磁性体層もしくは非磁性セラミックス層の中に単一の導体螺旋状コイルを設けた従来タイプのインダクタンス素子では、インダクタンス値を調整し規格に合わせることが困難であるという問題があった。

【0007】本発明は、懸念する従来の欠点を解消し、インダクタンス値を調整して規格値に合致した積層型インダクタンス素子の作製を容易にするものである。

【0008】

【課題を解決するための手段】即ち、本発明は、磁束を完全には共有せず、それぞれのコイルが固有の磁路を持っている、複数の直列に接続された内部導体コイルを有することを特徴とする積層型インダクタンス素子に関するものである。

【0009】本発明の効果について、次のように考えている。即ち、素子のインダクタンス L は、①式で表すことができ、素子のターン数が増加すれば、インダクタンスは2次関数的に増加する。

【0010】

$$\dots\dots\dots \textcircled{1}$$

セラミックス層の中に設けた、表面実装用積層型インダクタンス素子において、磁束を完全には共有しない固有の磁路を持つ複数のコイルが、直列に接続された積層型インダクタンス素子である。

【0015】また、本発明は、前記積層型インダクタンス素子が積層・焼成してなる積層型インダクタンス素子である。

【0016】

【発明の実施の形態】本発明の実施の形態による積層型インダクタンス素子について、以下、実施例にて説明する。

【0017】

【実施例】本発明の実施の形態による積層型インダクタンス素子の外観図を図1に示す。積層印刷によって、磁性体層4の中に導電層を形成して、螺旋状の第1のコイル2、および第2のコイル3が形成されている。

【0018】ここで、磁性体層、導電層の作製方法を以

下に説明する。

* * 【0019】まず、磁性体層の作製に関しては、

Ni-Cu-Znフェライト粉末（比表面積 $5.2\text{ m}^2/\text{g}$ ）100重量部
 結合剤（ポリビニルブチラル）5重量部
 溶剤（エチルセロソルブ）70重量部

上記組成をスパイラルミキサーを用いて混合し、さら ※トペーストを得た。

に、ビーズミルにて混練分散し、磁性体形成用フェライ※ 【0020】次に、導体層の作製に関しては、

結合剤（エチルセルロース）5重量部
 溶剤（ α -テルピネオール）15重量部
 溶剤（ブチルカルビトールアセテート）10重量部
 銀微粉末（平均粒径 $0.5\text{ }\mu\text{m}$ ）100重量部

上記組成を3本ロールにて混練分散し、導体形成用A g
 ベーストを得た。

【0021】作製したフェライトペースト及びA gベ
 ストを用いて、図1に示す第1のコイル2、第2のコ
 イル3を形成するように、磁性体層と導体層を交互に積層
 印刷した。このとき、前記第1のコイル2が10ターン
 で、第2のコイル3が1〜4ターンで4種類を作製し
 た。

【0022】一方、従来の積層型インダクタンス素子1
 1では、コイル5を10ターン及び11ターンのものを 20
 2種類作製した。これを所定の大きさ（ $2.4\text{ mm}\times 1.5\text{ mm}$ ）に切断し、これを脱バインダー後、 900°C で
 一体焼成した。この焼成体の積層巻線のリードが露出し
 ている面に、A gを主成分とした導電性ペーストを塗布
 し、 600°C で焼き付けを行い、外部電極を形成して、
 各積層型インダクタンス素子を作製した。

【0023】作製した本発明の積層型インダクタンス素
 子、および従来の積層型インダクタンス素子のインダク
 タンスの値を、YHP製インピーダンスアナライザH
 P4291Aを用いて測定した。

【0024】本実施例では、上記組成比で、フェライト
 ベーストおよびA gペーストを作製したが、これ以外の
 成分・配合比でも、印刷可能なペーストが得られるもの
 であればよい。

【0025】実施例の測定結果である素子のインダクタ
 ンス（ $L_{\text{イン}}(\text{nH})$ ）を表1に示す。

【0026】

【表1】

	ターン数 (T)		インダクタンス $L_{\text{イン}}(\text{nH})$
	第1の コイル	第2の コイル	
本発明	10	1	540
		2	550
		3	570
		4	600
従来例	10	-	530
	11	-	640

30 【0027】表1より、本発明の素子と、従来の素子と
 を比較すると、本発明の方がターン数の増加によるイン
 ダクタンスの増加が緩やかであり、インダクタンス値の
 微調整が可能であることがわかる。

【0028】上述から明らかな如く、本発明の積層型イン
 ダクタンス素子は、インダクタンスの調整が容易である
 ため、インダクタンス規格を細かく設定でき、かつ素
 子の歩留まりも向上させることが可能となる。

40 【0029】なお、上記の積層インダクタンス素子にお
 いて、磁性体層のかわりに、非磁性セラミックス層を用
 いてもよい。この場合は、空心コイルとしての機能を示
 すが、同様に、インダクタンス規格を細かく設定できる
 ものである。

【0030】

【発明の効果】以上、本発明によれば、従来の欠点を解
 消し、インダクタンス値を調整して規格値に合致した積
 層型インダクタンス素子を提供できるものである。

【図面の簡単な説明】

【図1】本発明の実施の形態による積層型インダクタ
 ス素子の外観図。

50 【図2】従来の積層型インダクタンス素子の外観図。

(4)

特開2000-286123

5

6

【符号の説明】

1, 11 積層型インダクタンス素子

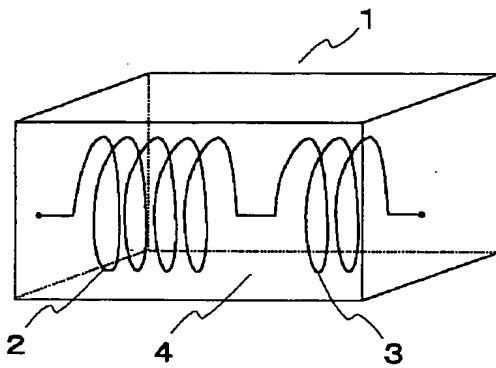
2 第1のコイル

* 3 第2コイル

4, 6 磁性体層

* 5 コイル

【図1】



【図2】

